



Workshop

Entwurfsmethoden für Nanometer VLSI Design

Call for Papers

Beschreibung:

Integrierte Schaltungen sind die Basis der IT Industrie. Die Verdoppelung der Integrationsdichte alle 18 – 24 Monate kann ohne eine entsprechende Erhöhung der Entwurfs-effizienz mittels Werkzeugunterstützung und Verwendung strukturierter Entwurfsmethoden nicht beherrscht werden. Die Herausforderung ist neben der Erhöhung der Komplexität der Schaltungen auch die Beherrschung der physikalischen Effekten, wie zum Beispiel die stark ansteigende Verlustleistung und der immer größer werdende Einfluss von Variationen der physikalischen Parameter auf die korrekte Funktion und das Zeitverhalten einer Schaltung. Dieser Workshop soll sowohl die Anforderungen an Programme zum automatischen Schaltungs- und Systementwurf, als auch existierende Lösungsansätze für alle Ebenen des Entwurfs vorstellen. Dabei wird die Rolle, die algorithmische Lösungen bei der Entwicklung von Entwurfsprogrammen spielen hervorgehoben. Zwei eingeladene Vorträge werden die industrielle Relevanz verdeutlichen.

Themenüberblick:

- SoC Systementwurf, Modellierung und Simulation
- Hardware/Software Co-design
- Logik Beschreibung, Verifikation und Synthese
- Layout, Placement und Timing Analyse
- Analog und Mixed Signal Entwurf
- Verlustleistungsoptimierung
- Design for Test und Testdaten Generierung
- Fertigungsgerechter Entwurf (DfM)
- Selbstkonfiguration

Adressaten:

Dieser Workshop richtet sich an Wissenschaftler, Entwickler und Anwender, die sich mit Entwurfsmethoden, Entwurfswerkzeugen und SoC Architekturen beschäftigen. Der Schwerpunkt liegt auf neu auftauchenden Problemen bei zukünftigen Technologiegenerationen und Ansätzen für deren Lösung.

Termine:

- 29.04.2005 Einreichung von Beiträgen an die Workshopleitung
- 27.05.2005 Benachrichtigung über Annahme oder Ablehnung
- 24.06.2005 Abgabe der fertigen Druckvorlage bei der Workshopleitung

Beiträge:

Akzeptiert werden Beiträge von maximal **5 Seiten** Umfang. Die Beiträge sind bis zum 29. April 2005 in elektronischer Form als PDF-Datei an workshop@lis.e-technik.tu-muenchen.de zu senden. Eingereichte Beiträge werden vom Programmkomitee sorgfältig geprüft. Akzeptierte Beiträge werden in der GI-Edition "Lecture Notes in Informatics" veröffentlicht. Beachten Sie daher **bereits bei der Ersteinreichung unbedingt** die Autorenrichtlinien der GI-Edition: "Lecture Notes in Informatics", die nachzulesen sind unter www.gi-ev.de/LNI/autorenrichtlinien/index.html Von mind. einem Autor eines jeden Beitrages wird die Bereitschaft erwartet, sich zur Tagung anzumelden und sich die gesamte Tagungsdauer freizuhalten. Workshopbeiträge werden sowohl in deutscher, als auch in englischer Sprache akzeptiert. Der Workshop selbst wird in deutscher Sprache stattfinden.



Workshop

Entwurfsmethoden für Nanometer VLSI Design

Call for Papers

Workshop-Organisation (Ansprechpartner):

- Prof. Dr. Andreas Herkersdorf, Technische Universität München
A.Herkersdorf@ei.tum.de
- Dr. Jürgen Koehl, IBM Deutschland Entwicklung, Böblingen
koehl@de.ibm.com
- PD Dr. Walter Stechele, Technische Universität München
W.Stechele@ei.tum.de
- Dipl.-Ing. Raúl Medina, Technische Universität München
- Dr. Christian Schweizer, IBM Deutschland Entwicklung, Böblingen
cschweizer@de.ibm.com

Programmkomitee:

- Prof. Dr. Walter Anheier, Univ. Bremen
- Prof. Dr. Erich Barke, Univ. Hannover
- Prof. Dr. W. Daehn, FH Magdeburg
- Prof. Dr. Karl-Heinz Diener, Fraunhofer-Institut f. Integrierte Schaltungen
- Prof. Dr. Rolf Drechsler, Univ. Bremen
- Dr. Wolfgang Ecker, Infineon Technologies
- Prof. Dr. Rolf Ernst, TU Braunschweig
- Prof. Dr. Hans Evekings, TU Darmstadt
- Prof. Dr. Wolfram H. Glauert, Universität Erlangen-Nürnberg
- Prof. Dr. Manfred Glesner, TU Darmstadt
- Dr. Helmut Gräß, TU München
- Dr. Jürgen Haase, edacentrum Hannover
- Prof. Dr. Richard Hagelauer, Johannes Kepler Universität
- Dr. Kai Hahn, Universität Siegen
- Prof. Dr. Sorin Huss, TU Darmstadt
- Werner John, FhG IZM
- Prof. Dr. Wolfgang Kunz, Universität Kaiserslautern
- Jörg Maas, Ges. für Informatik e.V. (GI)

- Prof. Dr. Wolfgang Mathis, Universität Hannover
- Dr. Volker Meyer zu Bexten, ATMEL Germany GmbH
- Prof. Dr. Wolfgang Rosenstiel, Universität Tübingen
- Dr. Peter Roth, IBM Deutschland Entwicklung GmbH
- Prof. Dr. Franz Rößler, Melexis GmbH
- Irmtraud Rugen-Herzig, Infineon Technologies
- Dr. Anton Sauer, Advanced Technology Consult
- Dr. Volker Schanz, VDE Informationstechnische Gesellschaft (ITG)
- Prof. Dr. Hartmut Schmeck, Universität Karlsruhe
- Dr.-Ing. habil. Dietmar Schröder, TU Hamburg-Harburg
- Dr. Peter Schwarz, Fraunhofer-Institut f. Integr. Schaltungen
- Rainer Theobald, VDE/VDI-Gesellschaft Mikroelektronik, Mikro- u. Feinwerktechnik (GMM)
- Dr. Peter van Staa, Robert Bosch GmbH
- Prof. Dr. Norbert Wehn, Universität Kaiserslautern

Für die Teilnahme am Workshop ist eine Anmeldung zur INFORMATIK 2005 erforderlich. Weitere Informationen zur INFORMATIK 2005 erhalten Sie unter www.informatik2005.de.

Dieser Workshop wird organisiert vom Leitungsgremium Rechnergestützter Schaltungs- und Systementwurf (RSS), einem gemeinsamen Fachausschuß der GI, VDE-ITG und GMM.